

IMAGE FORMING DEVICE

Patent Number: JP2002244994
Publication date: 2002-08-30
Inventor(s): HATTORI YASUHIRO; SHIMIZU YASUMITSU; OKAMURA TAKAO; DOKE MICHIO
Applicant(s): RICOH CO LTD
Requested Patent: ☐ JP2002244994
Application Number: JP20010042341 20010219
Priority Number(s):
IPC Classification: G06F13/28
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide an image forming device as improvement of a conventional arrangement in which no versatility is available and it is not practicable to accomplish the max. processing ability in accordance with the connecting condition of an image input/output means.

SOLUTION: The image forming device is equipped with a DMA controller 47 to transfer the data stored in an image memory 45 on the basis of the descriptor information, a means which includes among the descriptor information a piece of information capable of instructing and setting the motion and behavior when the transferred data is finished and the information to instruct whether an interrupt signal is transmitted or not to the CPU when the motion and behavior are ended, adds the number of data transferring lines by making reference to the number of data transferring lines among the descriptor information in which the interruption is generated in accordance with existence or none of the interruption according to the interrupt signal and calculates the total number of data transferring lines in the screen, a means to convert the difference between the data input speed and data output speed of the DMA controller 27 into the number of lines of the image data, a comparing means to compare the obtained total number of data transferring lines with the number of image data lines set any arbitrarily, and a means to notify the result given by the comparing means.

Data supplied from the esp@cenet database - I2

e)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-244994

(P2002-244994A)

(43) 公開日 平成14年 8 月30日 (2002. 8. 30)

(51) Int.Cl.⁷

G 0 6 F 13/28

識別記号

3 1 0

F I

G 0 6 F 13/28

テーマコード(参考)

3 1 0 Y 5 B 0 6 1

3 1 0 E

審査請求 未請求 請求項の数 4 O L (全 14 頁)

(21) 出願番号

特願2001-42341(P2001-42341)

(22) 出願日

平成13年 2 月19日 (2001. 2. 19)

(71) 出願人

000006747

株式会社リコー

東京都大田区中馬込 1 丁目 3 番 6 号

(72) 発明者

服部 康広

東京都大田区中馬込 1 丁目 3 番 6 号・株式会社リコー内

(72) 発明者

清水 泰光

東京都大田区中馬込 1 丁目 3 番 6 号・株式会社リコー内

(74) 代理人

100067873

弁理士 樺山 亨 (外 1 名)

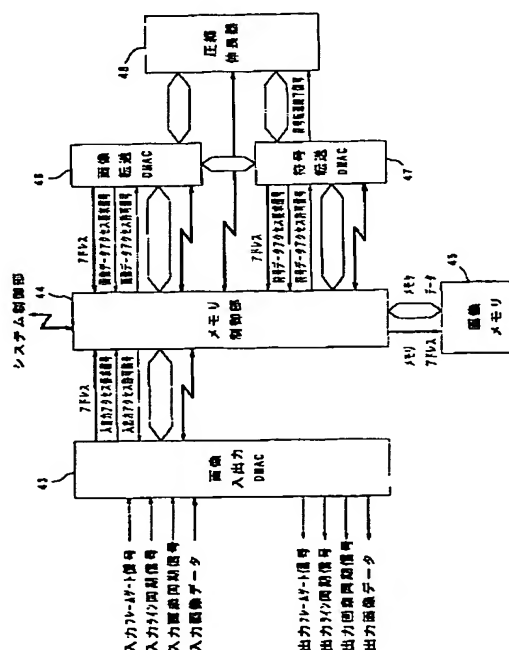
最終頁に続く

(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】この発明は、汎用性がなく、画像入出力手段の接続状態に応じて最大の処理能力を実現することができないという課題を解決しようとするものである。

【解決手段】この発明は、画像メモリ 45 に記憶されたデータをディスクリпта情報に基づいて DMA データ転送する DMA コントローラ 47 と、ディスクリпта情報の中に、転送するデータが終了した際の動作振る舞いを指示、設定することが可能な情報と、前記動作振る舞いの終了時に CPU に割り込み信号を発信するか否かを指示する情報を含み、前記割り込み信号による割り込みの有無に応じて、割り込みを発生させた前記ディスクリпта情報中のデータ転送ライン数を参照してデータ転送ライン数を加算し 1 画面中の総データ転送ライン数を算出する手段と、DMA コントローラ 27 のデータ入力速度とデータ出力速度との差を画像データのライン数に換算する手段と、前記総データ転送ライン数と、任意に設定された画像データライン数との比較を行う比較手段と、この比較手段の比較結果を通知する手段とを有するものである。



【特許請求の範囲】

【請求項1】 ディスクリプタ領域に格納されているディスクリプタ情報に基づいてDMAデータ転送を行う画像形成装置において、データを記憶する画像メモリと、この画像メモリに記憶されたデータを前記ディスクリプタ情報に基づいてDMAデータ転送するDMAコントローラと、前記ディスクリプタ領域に格納されているディスクリプタ情報の中に、転送するデータが終了した際の動作振る舞いを指示、設定することが可能な情報と、前記動作振る舞いの終了時にCPUに割込み信号を発信するか否かを指示する情報を含み、前記割込み信号による割込みの有無に応じて、割込みを発生させた前記ディスクリプタ情報中のデータ転送ライン数を参照してデータ転送ライン数を加算し1画面中の総データ転送ライン数を算出する手段と、前記DMAコントローラのデータ入力速度とデータ出力速度との差を画像データのライン数に換算する手段と、前記総データ転送ライン数と、任意に設定された画像データライン数との比較を行う比較手段と、この比較手段の比較結果を通知する手段とを有することを特徴とする画像形成装置。

【請求項2】 請求項1記載の画像形成装置において、前記DMAコントローラを複数有し、各DMAコントローラが他のDMAコントローラに対して、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知を要求する手段と、通知された前記比較結果に基づいてDMAデータ転送の開始動作を制御する手段とを有することを特徴とする画像形成装置。

【請求項3】 請求項1または2記載の画像形成装置において、少なくとも1つ以上の画像入力手段と、少なくとも1つ以上の画像出力手段とを接続可能に構成され、前記画像入力手段から入力されるデータの転送速度を認識もしくは設定する手段と、前記画像出力手段へ前記画像メモリからデータを出力するデータ転送速度を認識もしくは設定する手段と、前記画像入力手段から入力されるデータの転送速度と、前記画像出力手段へ前記画像メモリからデータを出力するデータ転送速度に基づいて前記画像メモリのデータ入力DMA転送とデータ出力DMAの速度差を算出する手段と、この手段で算出した速度差を画像データライン数に換算する手段と、データ転送時に算出された前記総データ転送ライン数と、任意に設定された画像データライン数との比較を行う比較手段に対して比較対象のデータを前記速度差から換算した画像データライン数に設定する手段とを有することを特徴とする画像形成装置。

【請求項4】 請求項2または3記載の画像形成装置において、前記DMAコントローラは、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知要求に対してデータ受信後即時に前記比較結果を通知する手段と、前記比較結果の通知要求を保持し、データ転送中の算出した総データ転送ライン数が任意に

設定された画像データライン数に到達したタイミングで前記比較結果を通知する手段と、この手段の比較結果通知タイミングを前記比較結果の通知要求時に選択可能である手段とを有することを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はディスクリプタ領域に格納されているディスクリプタ情報に基づいてDMAデータ転送を行うデジタル複写機、ファクシミリ、プリンタ、スキャナ、ネットワークファイルサーバ等の画像入出力機器や、これらの画像入出力機器の機能のうちの複数の機能を備えたデジタル複合機などの画像形成装置に関する。

【0002】

【従来の技術】 近年、複写機のデジタル化が進むと共に画像メモリを応用した、画像データの加工、編集が盛んになってきている。その画像データの加工、編集を行う機能の中で、原稿複数枚分の画像データをメモリに記憶することで、指定部数まとめて複写して仕分け作業をなくす電子ソートという機能がある。複数枚分の画像データを保持するために画増データをそのまま半導体メモリに蓄積するにはその蓄積枚数分の画像データ量に相当するメモリが必要になり、メモリコストが膨大になるという理由から、以下の方法①～③が一般的に用いられている。

①、メモリを半導体メモリと蓄積用メモリにより構成し、蓄積用メモリとして半導体メモリより安価なハードディスク等の2次記憶装置を使用する方法。

②、蓄積用メモリとして半導体メモリを使用し、画像データを圧縮処理により圧縮して蓄積用メモリに記憶することで、1枚当りのデータ量を減らしてトータルのメモリ量を減らす方法。

③、複数の画像入出力手段（イメージスキャナ、プリンタコントローラ、ファイルサーバ、ファクシミリコントローラ等）で同一の画像メモリを共有する方法。

【0003】 画像メモリに対して画像データの入出力を実行するには、DMA (Direct Memory Access) が使用されることが多い。DMAコントローラはディスクリプタ情報と呼ばれるメモリ領域管理情報を元に画像メモリの特定の領域に対してデータの転送を行う。1画面分の画像データが格納されるメモリ領域を複数の領域に分割してこれらの領域にデータ転送を行うことも可能であり、例えば画像メモリをリングバッファの形態で利用することにより、画像データの容量よりも少ないメモリ領域で画像データの入出力を実行する場合もある。

【0004】 ディスクリプタ情報と呼ばれるメモリ領域管理情報を元に画像メモリの特定の領域に対してデータの転送・制御を行う構造を有するDMAコントローラの利点を最大に活用するためには、画像メモリ（正確にはDMAコントローラ）に接続可能な複数の画像入出力手

段の個々の属性を知ることが望ましい。

【0005】転送対象となる画像データの容量よりも少ないメモリ容量で画像データの入出力を実行する場合には、データ転送を行う画像入出力手段のデータ転送能力（データ転送速度）に応じて、必要な画像メモリの容量が決定される。例えば、画像入力手段のデータ転送速度が画像出力手段のデータ転送速度よりも高速で、かつ同一の画像データをほぼ同時に入出力する場合には、画像入力手段のデータ転送が画像出力手段のデータ転送を追い越さない（画像データの出力が完了していない画像メモリ領域に対して画像データ入力（上書き）を行わない）ことを考慮して、確保する画像メモリの容量を決める必要がある。すなわち、画像入力手段と画像出力手段の処理能力の差が著しい場合には、確保する画像メモリの容量は結果的に入力画像データの容量と同等になってしまうこともある。

【0006】従来は、画像形成装置本体に接続される画像入出力手段の処理能力の仕様を制限することで、画像メモリの制御を簡素化し、生産性を維持するなどの方式を採用していた。特開平6-103225号公報には、チェーン式DMA方式及びDMAコントローラが記載されている。

【0007】

【発明が解決しようとする課題】上記画像形成装置では、画像形成装置本体に接続される画像入出力手段の処理能力の仕様を制限するので、画像メモリの制御を簡素化し、生産性を維持することができるが、画像形成装置本体を中核として任意の画像入出力手段を接続できる汎用性がなく、画像入出力手段の接続状態に応じて最大の処理能力（パフォーマンス）を実現することができなかった。

【0008】本発明は、生産性を維持できるだけでなく、任意の画像入出力手段を接続できる汎用性と、画像入出力手段の接続状態に応じた最大の処理能力（パフォーマンス）を実現することができる画像形成装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するため、請求項1に係る発明は、ディスクリプタ領域に格納されているディスクリプタ情報に基づいてDMAデータ転送を行う画像形成装置において、データを記憶する画像メモリと、この画像メモリに記憶されたデータを前記ディスクリプタ情報に基づいてDMAデータ転送するDMAコントローラと、前記ディスクリプタ領域に格納されているディスクリプタ情報の中に、転送するデータが終了した際の動作振る舞いを指示、設定することが可能な情報と、前記動作振る舞いの終了時にCPUに割込み信号を発信するか否かを指示する情報を含み、前記割込み信号による割込みの有無に応じて、割込みを発生させた前記ディスクリプタ情報中のデータ転送ライン数を参

照してデータ転送ライン数を加算し1画面中の総データ転送ライン数を算出する手段と、前記DMAコントローラのデータ入力速度とデータ出力速度との差を画像データのライン数に換算する手段と、前記総データ転送ライン数と、任意に設定された画像データライン数との比較を行う比較手段と、この比較手段の比較結果を通知する手段とを有するものである。

【0010】請求項2に係る発明は、請求項1記載の画像形成装置において、前記DMAコントローラを複数有し、各DMAコントローラが他のDMAコントローラに対して、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知を要求する手段と、通知された前記比較結果に基づいてDMAデータ転送の開始動作を制御する手段とを有するものである。

【0011】請求項3に係る発明は、請求項1または2記載の画像形成装置において、少なくとも1つ以上の画像入力手段と、少なくとも1つ以上の画像出力手段とを接続可能に構成され、前記画像入力手段から入力されるデータの転送速度を認識もしくは設定する手段と、前記画像出力手段へ前記画像メモリからデータを出力するデータ転送速度を認識もしくは設定する手段と、前記画像入力手段から入力されるデータの転送速度と、前記画像出力手段へ前記画像メモリからデータを出力するデータ転送速度に基づいて前記画像メモリのデータ入力DMA転送とデータ出力DMAの速度差を算出する手段と、この手段で算出した速度差を画像データライン数に換算する手段と、データ転送時に算出された前記総データ転送ライン数と、任意に設定された画像データライン数との比較を行う比較手段に対して比較対象のデータを前記速度差から換算した画像データライン数に設定する手段とを有するものである。

【0012】請求項4に係る発明は、請求項2または3記載の画像形成装置において、前記DMAコントローラは、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知要求に対してデータ受信後即時に前記比較結果を通知する手段と、前記比較結果の通知要求を保持し、データ転送中の算出した総データ転送ライン数が任意に設定された画像データライン数に到達したタイミングで前記比較結果を通知する手段と、この手段の比較結果通知タイミングを前記比較結果の通知要求時に選択可能である手段とを有するものである。

【0013】

【発明の実施の形態】図2は本発明の一実施形態を示す。この実施形態は、画像データ出力装置を有する画像形成装置としてのデジタル複写機の一形態である。スキヤナとしての読取部11においては、原稿台12上に載された原稿13は露光ランプ14によって光が照射され、その反射光がミラー15～17を経てイメージセンサとしてのCCD18に結像されて光の強弱に応じた電

気信号（画像信号）に変換されると共に露光ランプ14及びミラー15～17の移動により原稿13が走査されて原稿13の画像情報が読み取られる。画像処理装置（IPU：イメージ プロセッシング ユニット）19は、CCD18からの画像信号のシェーディング補正等の処理を行い、その処理後の画像信号（画像データ）を画像同期信号と共にセレクト部20、ファクシミリ部（FAX部）21へ送る。図3は原稿台12を上方から見た図である。スキャナ制御部22は、以上の読取プロセスを実行するために、読取部11内の各種センサからの検知信号の取り込み、読取部11内の駆動モータ等の制御を行い、また、IPU19に各種パラメータの設定を行う。

【0014】画像形成手段としての像形成部23においては、像担持体としての感光体は例えばドラム状感光体24が用いられ、この感光体24が図示しない駆動部により一定の速度で回転駆動される。この感光体24は、帯電手段としての帯電チャージャ25により一様に帯電され、露光手段としての書込部26にて画像データで変調されたレーザ光により露光されて静電潜像が形成される。この感光体24上に静電潜像は現像装置27により現像されてトナー像となる。

【0015】一方、給紙トレイ28から用紙（転写紙）があらかじめ給紙コロ29によりレジストローラ30へ給紙搬送され、レジストローラ30は転写紙を感光体24上のトナー像とタイミングをとって搬送する。このレジストローラ30から搬送された転写紙は、転写手段としての転写チャージャ31により感光体24上のトナー像が静電的に転写され、分離手段として分離チャージャ32により除電されて感光体24から分離される。

【0016】感光体24から分離された転写紙は、定着装置33によりトナー像が加熱定着され、排紙ローラ34により排紙トレイ35へ排出される。また、トナー像転写後の感光体24は、残留トナーがクリーニング装置36により除去され、除電手段としての除電チャージャ37により除電される。プロッタ制御部38は、以上の画像形成プロセスを実行するために、像形成部23内の各種センサからの検知信号の取り込み、像形成部23内の駆動モータ等の制御を行う。

【0017】ここで、読取部11内のIPU19より出力される画像同期信号の様子を図4に示して説明する。フレームゲート信号／FGATEは副走査方向の画像エリアに対しての画像有効範囲を表わす信号であり、この信号／FGATEがローレベル（ローアクティブ）の間の画像データが有効とされる。また、この信号／FGATEは、ライン同期信号／LSYNCの立ち上がりエッジで所定のクロック数だけアサートあるいはネゲートされる。

【0018】ライン同期信号／LSYNCは画素同期信号CLKの立ち上がりエッジで所定クロック数だけア

サートされ、この信号／LSYNCの立ち上がり後には所定クロック後に主走査方向の画像データが有効とされる。IPU19から送られてくる画像データは、画素同期信号CLKの1周期に対して1つであり、原稿13が図3の矢印部分38で示す基準点より400DPI相当に分割されたもののデータである。この画像データは、矢印部分38で示す基準点を先頭にしてラスタ形式のデータとしてIPU19から送出される。また、画像データの副走査方向有効範囲は、通常、転写紙サイズによって決まる。

【0019】図2に示すように、システム制御部40は、オペレータによる操作部41への入力状態を検知し、読取部11、記憶部42、像形成部23及びFAX部21への各種パラメータの設定、プロセス実行指示等を通信にて行う。また、システム制御部40はシステム全体の状態を操作部41に表示させ、システム制御部40への指示はオペレータの操作部41へのキー入力にてなされる。

【0020】FAX部21は、システム制御部40からの指示により、IPU19から送られてきた画像データをG3、G4ファクシミリのデータ転送規定に基づき2値データに圧縮して電話回線を介して相手へ転送する。また、FAX部21は、相手から電話回線を介して転送されてきたデータを元の画像データに復元し、セレクト部20を介して像形成部23の書込部26へ送って転写紙上に出力させる。

【0021】セレクト部20は、システム制御部40からの指示により、セレクト20a、20bの状態を変化させ、IPU19からの画像データ及びFAX部21からの画像データを選択的に記憶部40へ入力したり、IPU19からの画像データ、FAX部21からの画像データ、記憶部40からの画像データを選択的に像形成部23の書込部26に入力したりする。

【0022】記憶部40は、通常はIPU19から入力される画像データを記憶することで、リピートコピー、回転コピー等の複写アプリケーションに利用する。また、記憶部40は、FAX部21からの2値画像データを一時的に記憶させるバッファメモリとしても使用する。記憶部40は、これらのデータ記憶の指示がシステム制御部38によってなされる。

【0023】図1は上記記憶部40の構成を示す。記憶部40においては、画像入出力DMAコントローラ（以下画像入出力DMACという）43は、CPU及びロジック回路で構成され、メモリ制御手段としてのメモリ制御部44と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行って動作する。また、画像入出力DMAC43は、自己の状態を知らせるためにステータス情報をメモリ制御部44へ出力する。

【0024】画像入出力DMAC43は、画像入力のコマンドを受けた場合には、入力画像データを入力画像同

期信号に従って8画素単位のメモリデータとしてバッキングしてメモリ制御部44にメモリアクセス信号と共に随時出力する。また、画像入出力DMAC43は、画像出力のコマンドを受けた場合には、メモリ制御部44からの画像データを出力画像同期信号に同期させて出力する。

【0025】画像メモリ45は画像データを記憶するところであってDRAM等の半導体記憶素子で構成され、その記憶容量の合計は400DPIの2値画像データのA3サイズ分の4Mバイトと、電子ソウト蓄積用の4M

10 バイトの合計8Mバイトとしている。
【0026】メモリ制御部44は、CPU及びロジック回路で構成され、システム制御部40と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行って動作し、記憶部42の状態を知らせるためにステータス情報をシステム制御部40へ送信する。システム制御部40からメモリ制御部44への動作コマンドは画像入力、画像出力、圧縮、伸張等のコマンドがある。メモリ制御部44は、システム制御部40からの画像入力、画像出力の各コマンドを画像入出力DMAC43へ送信し、システム制御部40からの圧縮関連のコマンドを画像転送DMAコントローラ（以下画像転送DMACという）46、符号転送DMAコントローラ（以下符号転送DMACという）47、圧縮伸張器48へ送信する。

【0027】図5はメモリ制御部44内のアクセス制御部の構成を示す。メモリ制御部44においては、アービタ49は、画像入出力DMAC43、画像転送DMAC46、符号転送DMAC47からのメモリアクセス要求信号（画像メモリ45のアクセスを要求する信号）を調

30 停し、アクセス許可信号（画像メモリ45のアクセスを許可する信号）を画像入出力DMAC43、画像転送DMAC46、符号転送DMAC47へ出力する。
【0028】アービタ49は、画像メモリ45内のデータをリフレッシュするリフレッシュ回路を内蔵し、優先順位がリフレッシュ、画像入出力DMAC43、画像転送DMAC46、符号転送DMAC47の順であり、メモリアクセス要求信号に対して画像メモリ45のアクセスが非アクティブである条件で画像メモリ45のアクセスを許可するアクセス許可先へメモリアクセス許可信号をアクティブ出力する。また、アービタ49は、アクセス許可先にメモリアクセス許可信号を出力すると共にアクセス許可先への画像メモリ45のアドレスをセレクトし、アクセス制御回路50に画像メモリ45のアクセスのスタートを示すトリガ信号を出力する。

【0029】アクセス制御回路50は、アービタ49から入力される物理アドレスを半導体メモリであるDRAMからなる画像メモリ45に対応したロウアドレス、コラムアドレスに分割して11ビットのアドレスバスに出力する。また、アクセス制御回路50は、アービタ49からのアクセス開始信号に従い、DRAM制御信号（画

像メモリ45のRAS、CAS、WE）を出力する。

【0030】画像転送DMAC46は、CPU及びロジック回路で構成され、メモリ制御部44と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行って動作し、また、状態を知らせるためにステータス情報をメモリ制御部44へ送信する。画像転送DMAC46は、メモリ制御部44から圧縮のコマンドを受けた場合には、画像メモリ45のアクセスを要求するメモリアクセス要求信号をメモリ制御部44へ出力し、メモリ制御部44からのメモリアクセス許可信号がアクティブの時にメモリ制御部44から画像データを受け取って圧縮伸張器48へ転送する。また、画像転送DMAC46は、メモリアクセス要求信号に応じてカウントアップするアドレスカウンタを内蔵し、このアドレスカウンタから画像メモリ45の画像データが格納される格納場所を示す22ビットのメモリアドレス信号を出力する。

【0031】符号転送DMAC47は、CPU及びロジック回路で構成され、メモリ制御部44と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行って動作し、また、状態を知らせるためにステータス情報をメモリ制御部44に出力する。符号転送DMAC47は、メモリ制御部44から伸長のコマンドを受けた場合には、メモリ制御部44にメモリアクセス要求信号を出力し、メモリ制御部44からのメモリアクセス許可信号がアクティブの時にメモリ制御部44から画像データを受け取って圧縮伸張器48へ転送する。また、符号転送DMAC47は、メモリアクセス要求信号に応じてカウントアップするアドレスカウンタを内蔵し、このアドレスカウンタから画像メモリ45の画像データが格納される格納場所を示す22ビットのメモリアドレス信号を出力する。符号転送DMAC47のディスクリプタアクセス動作については後述する。ここに、画像入出力DMAC43、画像転送DMAC46、符号転送DMAC47は、それぞれメモリ制御部44及び他のDMAコントローラに対して、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知を要求する機能（手段）と、通知された上記比較結果に基づいてDMAデータ転送の開始動作を制御する機能（手段）とを有する。

40 【0032】圧縮伸張器48は、CPU及びロジック回路で構成され、メモリ制御部44と通信を行ってコマンドを受信し、そのコマンドに応じた動作設定を行って動作し、また、状態を知らせるためにステータス情報をメモリ制御部44に送信する。圧縮伸張器48は、メモリ制御部44からの圧縮のコマンド又は伸長のコマンドにより、MH符号化方法にて2値画像データの圧縮又は伸長の処理を行う。

【0033】記憶部42の全体の動作としては、画像入力、データ蓄積に際しては、メモリ制御部44は、システム制御部40からの指示により、画像入出力DMAC

43により画像データを入力してその入力画像データを画像メモリ45の所定の画像領域に記憶し、1画面の画像データを複数のバンドに分割して画像転送DMAC46により画像メモリ45から読み出し、その読み出した画像データを圧縮伸長器48により圧縮して符号転送DMAC47により画像メモリ45の所定の蓄積領域に書き込む。

【0034】このとき、符号転送DMAC47は、画像メモリ45へ書き込む符号データの量をカウントし、動作途中で符号データ量が元の画像データ量（圧縮伸長器48で圧縮する前の画像データの量）を越えた場合には動作を中断し、そのバンドの画像データ（圧縮伸長器48で圧縮する前の画像データ）を先頭から圧縮伸長器45を経由させないパスにて符号転送DMAC47に送り直して画像メモリ45の所定の蓄積領域に書き込む。

【0035】図6は符号転送DMAC47のディスクリプタ情報アクセス動作及びデータ転送動作を説明するための図である。本実施形態では、メモリ制御部44は、画像メモリ45の画像領域から読み出した画像データを4つのバンド1～4に分割して圧縮伸長器45で圧縮し、又は圧縮伸長器45による圧縮を行わないで画像メモリ45の蓄積領域に書き込む。

【0036】バンド1のデータは画像データを圧縮率1以下に圧縮した符号データであり、バンド2のデータは圧縮伸長器48で圧縮した場合に圧縮率が1を越えて膨張してしまう画像データである。バンド3のデータは、画像データが存在しない場合の白データであり、画像メモリ45を確保せずに画像データ転送部のみで転送が行われるデータである。バンド4のデータは、圧縮時に画像メモリ45上の2つのディスクリプタ情報で指定される2つのメモリ領域に分割して蓄積するデータ（バンド4-1、4-2のデータ）である。このようにデータを2つのディスクリプタ情報で指定されるメモリ領域に分割して蓄積するケースは画像メモリ45の空きスペースを有効に使うためには必須となる。

【0037】以下、これらの符号データと画像データとが混在した画像メモリ45上の蓄積領域から符号転送DMAC47によりディスクリプタ情報（以下ディスクリプタという）を使って一連のデータ転送を行う手順を説明する。まず、符号転送DMAC47は、メモリ制御部44から伸長のコマンドを受け取ると、起動してあらかじめ内部のディスクリプタ格納レジスタ51～54にCPUによって設定されたチェーン先アドレスaのディスクリプタ領域にリードアクセスし、このディスクリプタ領域の記憶内容（ディスクリプタ）をディスクリプタ格納レジスタ51～54にロードする。

【0038】このディスクリプタ格納レジスタ51～54にロードされたディスクリプタは、4ワードで構成されており、次のディスクリプタの格納アドレスを示すチェーン先アドレス、転送するデータの先頭アドレスを示

すデータ転送先アドレス、転送するデータのデータ量をワード数で示すデータ転送ワード数、及び転送するデータのフォーマットを示すフォーマット情報がある。

【0039】フォーマット情報の最下位ビットは、転送するデータが符号データであるか圧縮処理のなされていない画像データであるかを表わすビットが配置されており、1で画像データ、0で符号データとしている。また、フォーマット情報には、図7に示すように下位2ビットにも、画像メモリ45をアクセスするかアクセスしないかを表わすビットと、画像メモリ45をアクセスしない場合に白データを生成するか黒データを生成するかを表わすビットとが配置されている。前者の画像メモリ45のアクセスの有無を表わすビットは0で画像メモリ45のアクセス有りとし、そのときはフォーマット情報の最下位ビットが1の場合には後者のビットが反映されて後者のビットが0であれば白データを生成して転送し、後者のビットが1であれば黒データを生成して転送することになる。

【0040】また、フォーマット情報には、図7に示すようにデータ出力を終了した際にCPUに割り込み信号を発信するか否を指示するビットと、画像メモリ45にデータを出力するかデータを出力せずに読み捨てるかを指示するビットが配置され、符号転送DMAC47はディスクリプタを見てそのビット（CPUに割り込み信号を発信するか否を指示するビット）がセットされていれば、データ出力後にCPUに割り込み信号を発信して割り込みを発生させる。バンド1、2、3、4-1、4-2に対応するディスクリプタは図6の例では画像メモリ45にデータを出力するかデータを出力せずに読み捨てるかを指示するビットが順に0、1、0、0、0となっている。

【0041】符号転送DMAC47の動作としては、ディスクリプタ格納レジスタ51～54の上記ビット（CPUに割り込み信号を発信するか否を指示するビット）に相当する信号がデータ転送制御部60に入力され、バンド2では圧縮伸長器45によりデータを圧縮して転送するのではなく符号転送DMAC47を使ってデータ転送を行う。このようにしたことにより、データが圧縮伸長器48をパスすることができ、圧縮率が1を越えるバンド2の画像データは生画像データのまゝの状態画像メモリ45に保持でき、かつDMACが停止することなく元の画像データを生成することができる。符号転送DMAC47は、CPUに割り込みを発生させたディスクリプタ中のデータ転送ライン数を参照してデータ転送ライン数を加算し1画面中の総データ転送ライン数を算出する。

【0042】図8は本実施形態のデータフローを示す。メモリ制御部44からの画像データ又は圧縮伸長器48からの符号データを画像メモリ45へ転送する場合にはメモリ制御部44が符号転送DMAC47にデータ入力

要求を行い(ステップ01)、符号転送DMAC47はメモリ制御部44からの画像データ又は圧縮伸張器48からの符号データを出力することを考慮してデータの出力可能なタイミングをディスクリプタにて生成する。

【0043】ディスクリプタは、データ出力タイミングを取得する1番目のディスクリプタと、それ以降に生成する2番目以降のディスクリプタとの複数ディスクリプタからなる。符号転送DMAC47は、読取部11、FAX部21から入力されるデータの転送速度と、書込部26、FAX部21へ画像メモリ45からデータを出力するデータ転送速度とを認識して(もしくはメモリ制御部44で設定して)これらのデータ転送速度に基づいて画像メモリ45のデータ入力DMA転送速度とデータ出力DMA転送速度を比較し、その差を画像データの転送ライン数(データ転送ライン数)に換算して1番目ディスクリプタに設定する。

【0044】符号転送DMAC47は、2番目以降のディスクリプタは後述するように算出した1画面中の総データ転送ライン数から1番目ディスクリプタで設定したデータ転送ライン数を引いた値を上記バンド数の4で等間隔に分割してこれらを各バンドのデータに対応するディスクリプタに設定する。本実施形態では、総データ転送ライン数から1番目ディスクリプタで設定したデータ転送ライン数を引いた値を4つのバンド1~4で4分割し、図10に示すようにディスクリプタがトータルで5つのディスクリプタとなる。さらに、符号転送DMAC47は、1~4番目のディスクリプタにはディスクリプタが終了したことを検出するためにフォーマット情報のCPU割込み信号をセットする。

【0045】以上でディスクリプタの生成(ステップ02)を終了し、符号転送DMAC47は、入力データのデータ転送ライン数をカウントするデータ入力済みラインカウンタの初期化を行い(ステップ03)、データ入力(メモリ制御部44からの画像データの画像メモリ45への転送又は圧縮伸張器48からの符号データの画像メモリ45への転送)を開始する(ステップ04)。画像メモリ45は符号転送DMAC47から転送された画像データ又は符号データが所定の蓄積領域に蓄積される。符号転送DMAC47は、データ入力開始後には、ディスクリプタが終了したか否かを判断してディスクリプタが終了するまで待ち(ステップ05)、ディスクリプタが終了すれば全ディスクリプタ(5つのディスクリプタ)が終了したか否かを判定する(ステップ06)。

【0046】符号転送DMAC47は、全ディスクリプタが終了しなければデータ出力待ちしている処理が有るかどうかを判定し(ステップ07)、データ出力待ちしている処理が有ればデータ出力待ちしている処理へ通知する(ステップ08)。次に、符号転送DMAC47は、ステップ09で、データ入力済みラインカウンタ(データ転送ライン済みカウンタ)に、終了したディス

クリプタに設定されたライン数を加算し(ステップ09)、全ディスクリプタの終了を待つためにステップ04へ戻る。符号転送DMAC47は、ステップ05で全ディスクリプタが終了した場合にはデータ入力処理が終了する。従って、画像メモリ45は5つのディスクリプタが順次に生成されることで、4つのバンド1~4のデータが所定の蓄積領域に格納される。

【0047】図9は本実施形態の他のデータフローを示す。符号転送DMAC47は、図8のステップ09で更新されたライン数を参照し、図9のデータフローを行う。画像メモリ45からメモリ制御部44又は圧縮伸張器48へデータ転送を行う場合にはメモリ制御部44が符号転送DMAC47にデータ出力要求を行う(ステップ01)。符号転送DMAC47は、出力要求がなされたデータの画像メモリ45への入力が完了しているか否かを判定し(ステップ02、03)、出力要求がなされたデータの画像メモリ45への入力が完了している場合にはデータ出力用のディスクリプタ(上記5つのディスクリプタ)を生成し(ステップ08)、画像メモリ45からメモリ制御部44又は圧縮伸張器48へのデータ転送(データ出力)を開始する(ステップ09)。

【0048】また、符号転送DMAC47は、出力要求がなされたデータの画像メモリ45への入力が完了していない場合には、現状のデータ入力済みライン数で画像メモリ45からメモリ制御部44又は圧縮伸張器48へのデータ転送(データ出力)を開始した場合に出力データのライン数をカウントするデータ出力済みラインカウンタのカウントカウント値(データ出力ライン数)と、入力データのライン数をカウントするデータ入力済みラインカウンタのカウント値(データ入力ライン数)とを比較してデータ出力ライン数がデータ入力ライン数を追い越さないかどうかを判定する(ステップ04、05)。

【0049】符号転送DMAC47は、データ出力ライン数がデータ入力ライン数を追い越さない場合にはデータ出力用のディスクリプタを生成し(ステップ08)、画像メモリ45からメモリ制御部44又は圧縮伸張器48へのデータ転送(データ出力)を開始する(ステップ09)。

【0050】また、符号転送DMAC47は、データ出力ライン数がデータ入力ライン数を追い越してしまう場合にはデータ入力済みライン数変化待ちに登録してデータ入力済みライン数変化を待ち(ステップ06)、データ入力済みライン数の変化が有れば(ステップ07)、ステップ02に戻る。

【0051】ここで、符号転送DMAC47は、1番目のディスクリプタに設定するライン数として最適なライン数をデータ入力速度とデータ出力速度との速度差から求める際には以下の算出式にて求める。

【0052】すなわち、符号転送DMAC47は、デー

タ入力速度>データ出力速度である場合には、データ出力速度の方がデータ入力速度より遅いので、データ出力がデータ入力を追い越す(データ出力ライン数がデータ入力ライン数を追い越す)ことは無く、データが1ライン分入力(画像メモリ45へ転送)されればデータ出力開始可能と判定できるため、1番目ディスクリプタに設定するデータ転送ライン数を1ラインとし、2番目以降のディスクリプタに設定するデータ転送ライン数を、(総データ送ライン数-1)をバンド数の4で等間隔に分割した値とする。

【0053】符号転送DMAC47は、データ入力速度=データ出力速度である場合には、データ入力速度>データ出力速度の場合と同様に各ディスクリプタに設定するデータ転送ライン数を設定する。

【0054】符号転送DMAC47は、データ入力速度<データ出力速度である場合には、データ出力速度の方がデータ入力速度より遅いので、その速度差を考慮して各ディスクリプタに設定するデータ転送ライン数を設定する必要があり、読取速度*(総データ転送ライン数/読取速度-総データ転送ライン数/書込速度)なる算出式で、1番目のディスクリプタに設定するデータ転送ライン数を求め、2番目以降のディスクリプタに設定するデータ転送ライン数を、(総データ送ライン数-1)をバンド数の4で等間隔に分割した値とすることにより、データ出力がデータ入力を追い越すことはなくなる。ここに、読取速度(読取部11の読取速度)、書込速度(書込部26の書込速度)の単位は1秒間に転送可能な画像データのライン数である。

【0055】この実施形態によれば、データを記憶する画像メモリ45と、この画像メモリ45に記憶されたデータをディスクリプタに基づいてDMAデータ転送するDMAコントローラ(符号転送DMAコントローラ47)と、ディスクリプタ領域に格納されているディスクリプタの中に、転送するデータが終了した際の動作振る舞いを指示、設定することが可能な情報と、前記動作振る舞いの終了時にCPUに割込み信号を発信するかどうかを指示する情報を含み、前記割込み信号による割込みの有無に応じて、割込みを発生させたディスクリプタ中のデータ転送ライン数を参照してデータ転送ライン数を加算し1画面中の総データ転送ライン数を算出する手段(符号転送DMAコントローラ47)と、前記DMAコントローラのデータ入力速度とデータ出力速度との差を画像データのライン数に換算する手段(符号転送DMAコントローラ47)と、前記総データ転送ライン数と、任意に設定された画像データライン数(ここでは上記換算した画像データのライン数)との比較結果を通知する手段(符号転送DMAコントローラ47)とを有するので、データ入力手段からのデータ入力速度とデータ出力手段へのデータ出力速度とに差がある場合にデータ転送(データ入出力)を開始可能なタイミングを正確に検出

することが可能となる。

【0056】また、この実施形態によれば、互いに独立して動作可能なDMAコントローラ43、46、47を複数有し、各DMAコントローラ43、46、47が他のDMAコントローラに対して、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知を要求する手段と、通知された前記比較結果に基づいてDMAデータ転送の開始動作を制御する手段とを有するので、特にディスクリプタを元にDMAデータ転送を行う場合にDMACでは、データ入出力速度を元に各ディスクリプタの処理容量(ライン数)を設定することにより、例えば画像データの入力終了を待たずにデータ出力のためのDMAデータ転送を開始することで、画像形成装置の生産性を向上させることができ、また、画像データの出力中に同一の画像メモリ領域に出力中のデータとは異なる画像データを入力するためのDMAデータ転送(出力DMAデータ転送がデータ入力を追い越さないようにタイミングを制御して)を開始するといった画像メモリの有効利用の向上も可能となる。

【0057】また、この実施形態によれば、少なくとも1つ以上の画像入力手段としての読取部11及びFAX部21と、少なくとも1つ以上の画像出力手段としての書込部26及びFAX部21とを接続可能に構成され、画像入力手段11、21から入力されるデータの転送速度を認識もしくは設定する手段(符号転送DMAコントローラ47もしくはメモリ制御部44)と、画像出力手段26、21へ画像メモリ45からデータを出力するデータ転送速度を認識もしくは設定する手段(符号転送DMAコントローラ47もしくはメモリ制御部44)と、画像入力手段11、21から入力されるデータの転送速度と、画像出力手段26、21へ画像メモリ45からデータを出力するデータ転送速度に基づいて画像メモリ45のデータ入力DMA転送とデータ出力DMAの速度差を算出する手段(符号転送DMAC47)と、この手段で算出した速度差を画像データライン数に換算する手段(符号転送DMAC47)と、データ転送時に算出された前記総データ転送ライン数と、任意に設定された画像データライン数との比較を行う比較手段に対して比較対象のデータを前記速度差から換算した画像データライン数に設定する手段(符号転送DMAC47)とを有するので、互いにデータ処理能力(速度)の異なる画像入出力手段が接続された場合でも、汎用的に、かつ、最適な画像メモリのデータ転送の制御を実現することが可能となり、画像形成装置の構成による任意の画像入出力手段の組み合わせに対して最大の生産性(パフォーマンス)を提供することが可能となる。

【0058】上記実施形態において、図9のステップ04を応用して緩じ代などのデータ加工を行う場合には、2番目以降のディスクリプタに設定するデータ転送ライン数を比較対象としてこれとデータ入力済みラインカウ

ンタのカウンタ値とを比較することでデータ出力開始を判定することが可能になる。上記実施形態は、データ加工を行わない場合であり、データ入力の1番目ディスクリプタが終了すればデータ出力が可能となるが、副走査方向の先端に緩じ代を付加する場合には2番目以降のディスクリプタに設定するデータ転送ライン数よりもさらにデータ入力ライン数を進ませてデータ入力済みラインカウンタのカウンタ値を監視する必要がある。

【0059】本発明の他の実施形態では、上記実施形態において、符号転送DMAC47は、上述のようにメモリ制御部44及び他のDMAコントローラに対して、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知を要求する機能を有するが、さらにメモリ制御部44及び他のDMAコントローラからの上記比較結果の通知要求に対してデータ受信後即時に上記比較結果を通知する機能と、上記比較結果の通知要求を保持し、データ転送中の算出した総データ転送ライン数が任意に設定された画像データライン数に到達したタイミングで上記比較結果をメモリ制御部44及び他のDMAコントローラに通知する機能と、上記比較結果通知タイミングを上記比較結果の通知要求時に選択可能である機能とを有する。

【0060】そして、符号転送DMAC47は、図9のデータフローにおいて、副走査方向の先端に緩じ代を付加する場合に2番目以降のディスクリプタに設定するデータ転送ライン数よりもさらにデータ入力ライン数を緩じ代に相当するライン数だけ進ませてデータ入力済みラインカウンタのカウンタ値が所定の値に達した時にステップ8で次のディスクリプタを生成させてステップ09でデータ出力を開始させる。

【0061】この実施形態によれば、符号転送DMAC47は、総データ転送ライン数と、任意に設定された画像データライン数との比較結果の通知要求に対してデータ受信後即時に前記比較結果を通知する手段と、前記比較結果の通知要求を保持し、データ転送中の算出した総データ転送ライン数が任意に設定された画像データライン数に到達したタイミングで前記比較結果を通知する手段と、この手段の比較結果通知タイミングを前記比較結果の通知要求時に選択可能である手段とを有するので、DMACを用いたデータ転送処理の組み合わせに適した情報取得が可能になり、CPUの負担を増大させることなく、画像入力手段の追加接続や、画像データの加工処理、複数の画像データの順次制御などの機能追加に対応することが可能になる。なお、本発明は、上記実施形態に限定されるものではなく、上記デジタル複写機以外の画像形成装置に適用することができる。

【0062】

【発明の効果】以上のように請求項1に係る発明によれば、データ入力手段からのデータ入力速度とデータ出力

手段へのデータ出力速度とに差がある場合にデータ転送（データ入出力）を開始可能なタイミングを正確に検出することが可能となる。請求項2に係る発明によれば、生産性を向上させることができ、画像メモリの有効利用の向上も可能となる。

【0063】請求項3に係る発明によれば、互いにデータ処理能力（速度）の異なる画像入出力手段が接続された場合でも、汎用的に、かつ、最適な画像メモリのデータ転送の制御を実現することが可能となり、画像形成装置の構成による任意の画像入出力手段の組み合わせに対して最大の生産性（パフォーマンス）を提供することが可能となる。

【0064】請求項4に係る発明によれば、DMACを用いたデータ転送処理の組み合わせに適した情報取得が可能になり、CPUの負担を増大させることなく、画像入力手段の追加接続や、画像データの加工処理、複数の画像データの順次制御などの機能追加に対応することが可能になる。

【図面の簡単な説明】

【図1】本発明の一実施形態における記憶部の構成を示すブロック図である。

【図2】同実施形態を示す概略図である。

【図3】同実施例の原稿台を上方から見た平面図である。

【図4】同実施形態における読取部内のIPUより出力される画像同期信号の様子を示す図である。

【図5】同実施形態におけるメモリ制御部内のアクセス制御部の構成を示すブロック図である。

【図6】同実施形態における符号転送DMACのディスクリプタアクセス動作及びデータ転送動作を説明するための図である。

【図7】同実施形態におけるディスクリプタのフォーマットを示す図である。

【図8】同実施形態のデータフローを示すフローチャートである。

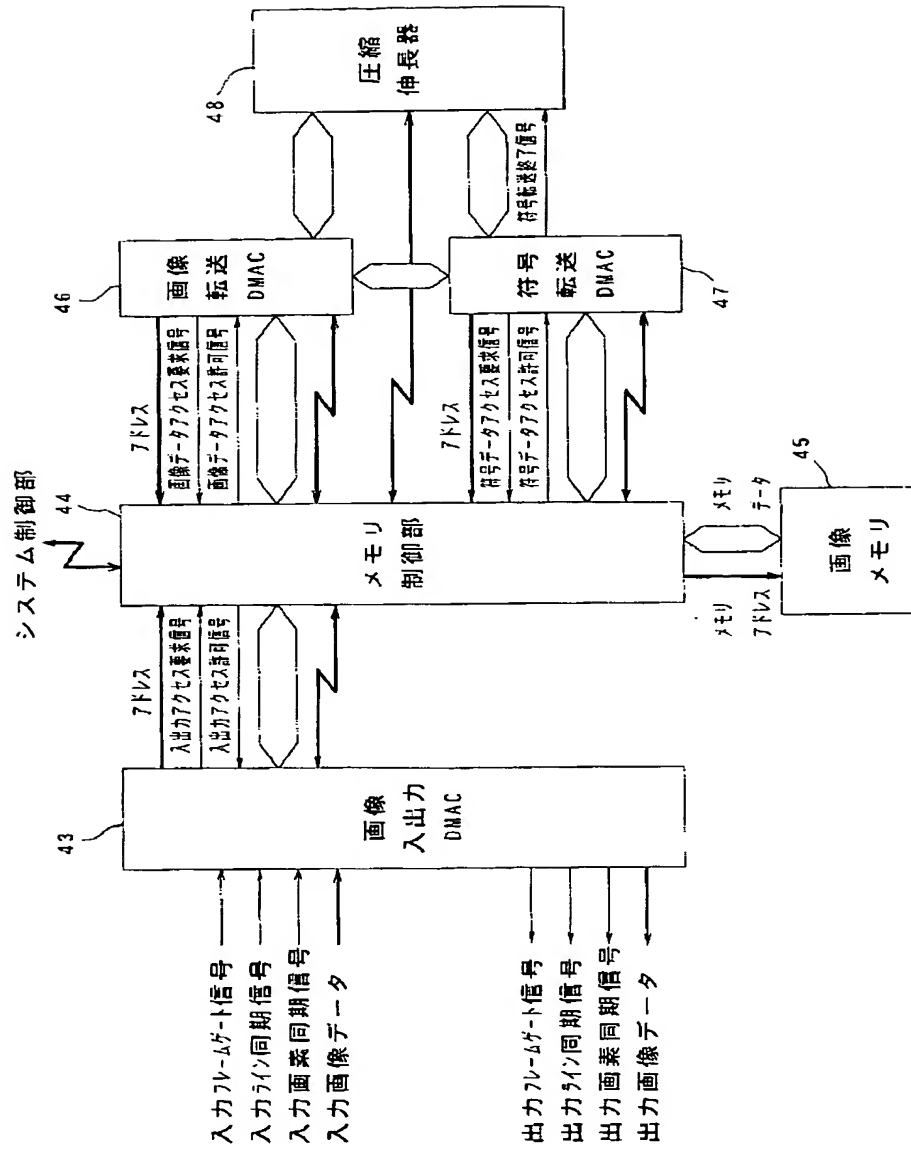
【図9】同実施形態の他のデータフローを示すフローチャートである。

【図10】同実施形態を説明するための図である。

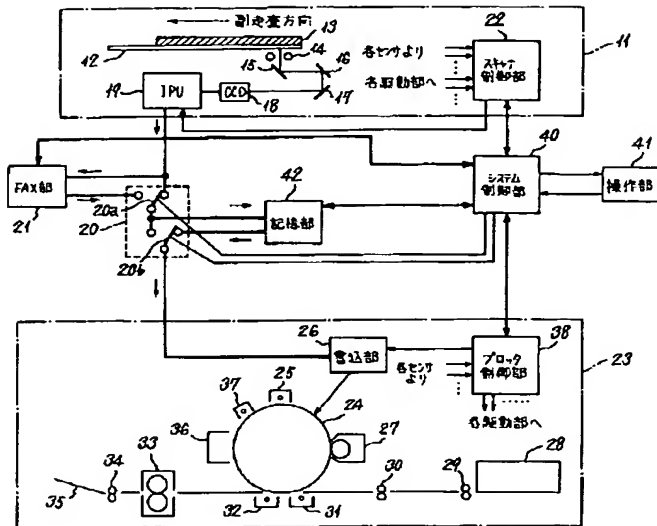
【符号の説明】

11	読取部
21	FAX部
23	像形成部
42	記憶部
43	画像入出力DMAC
44	メモリ制御部
45	画像メモリ
46	画像転送DMAC
47	符号転送DMAC
48	圧縮伸張器

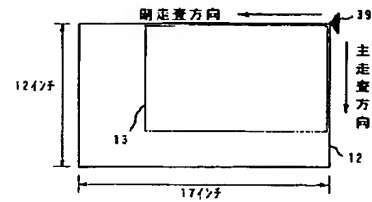
【図1】



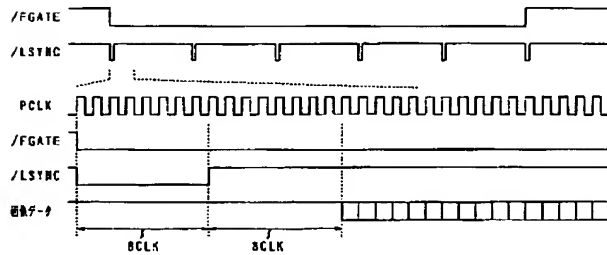
【図2】



【図3】



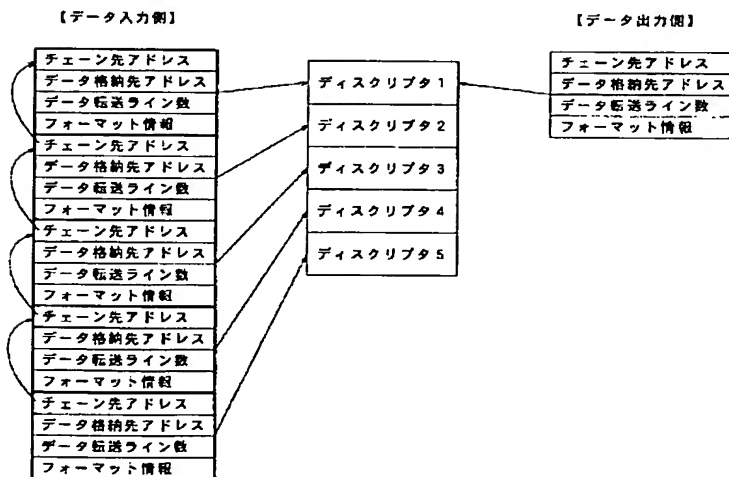
【図4】



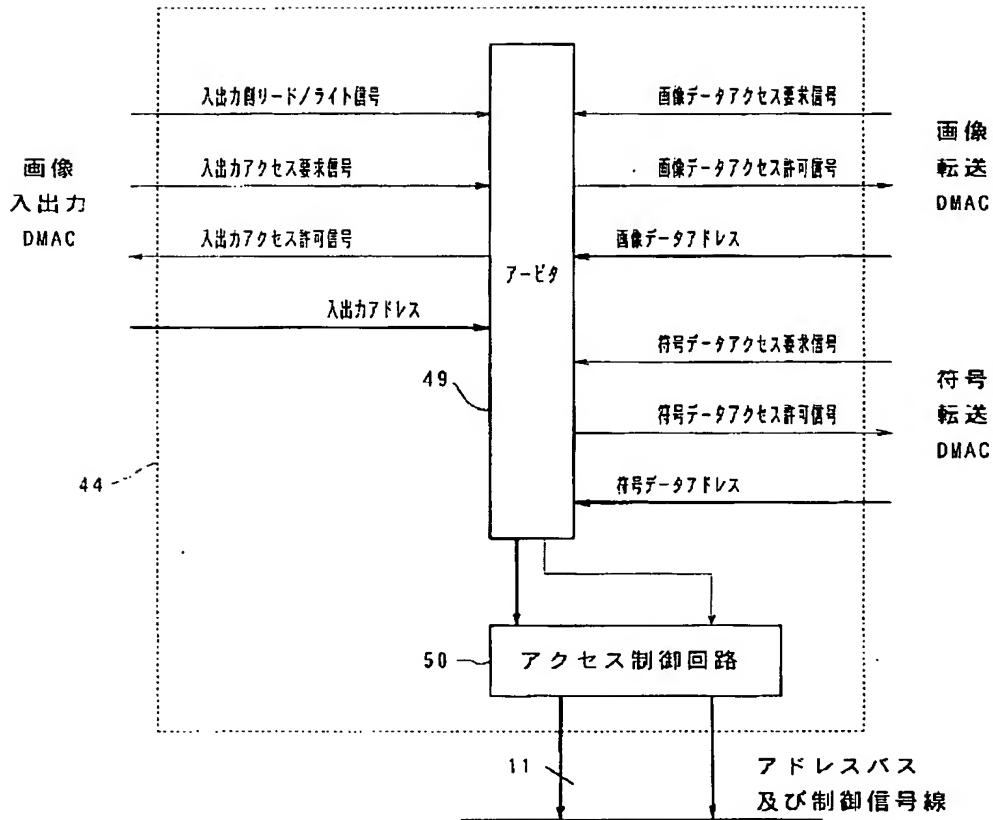
【図7】

		ROM	データ	CPU	黒/白	画像
		データ	転送	制御	選択	アドレス

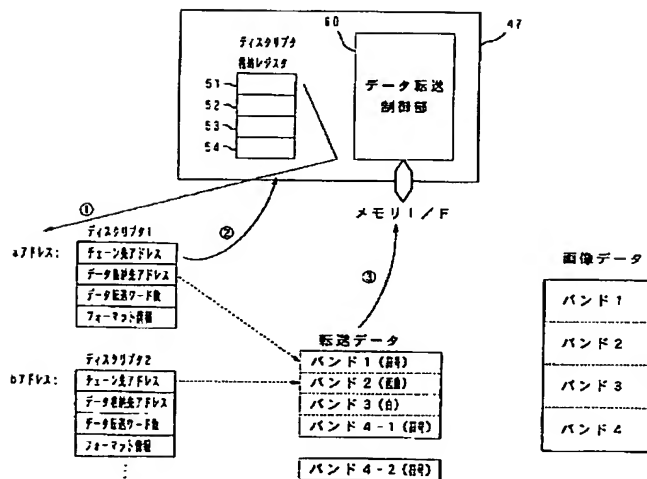
【図10】



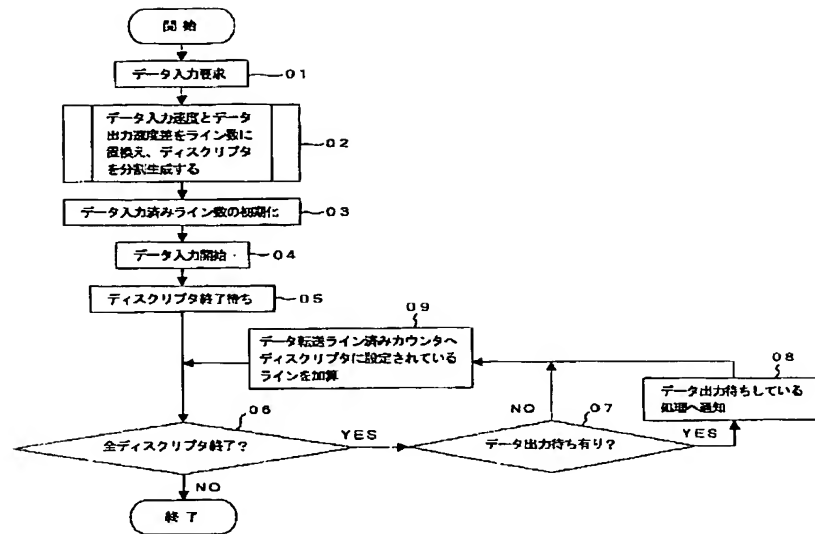
【図5】



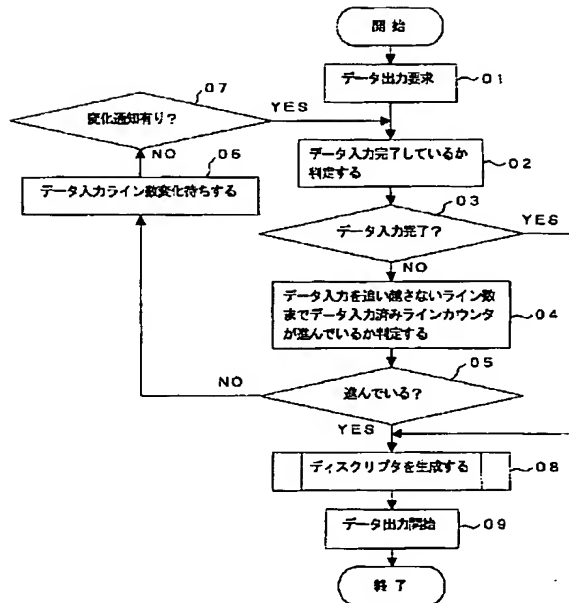
【図6】



【図8】



【図9】



フロントページの続き

(72)発明者 岡村 隆生
東京都大田区中馬込1丁目3番6号・株式
会社リコー内

(72)発明者 道家 教夫
東京都大田区中馬込1丁目3番6号・株式
会社リコー内

(14)

特開2002-244994

Fターム(参考) 5B061 DD02 DD08 DD11 RR01 SS02